

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-046200

(43)Date of publication of application : 14.02.1997

(51)Int.Cl.

H03K 17/08  
H02H 7/20

(21)Application number : 07-196582

(71)Applicant : YAZAKI CORP

(22)Date of filing : 01.08.1995

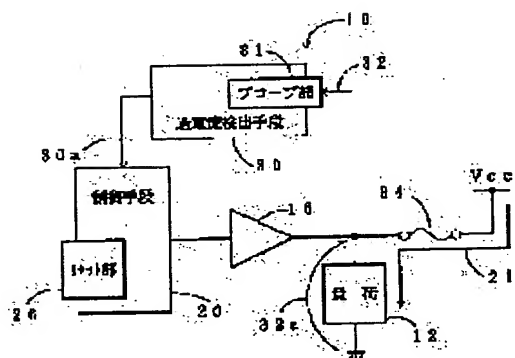
(72)Inventor : OSHIMA KORETAKA

## (54) OVERLOAD PROTECTION SYSTEM

## (57)Abstract:

PROBLEM TO BE SOLVED: To prevent destruction of a semiconductor switch such as a MOSFET without using a fuse or an IPS incorporating an overload protection circuit.

SOLUTION: The overcurrent protection system 10 prevents an overload state of a drive means 16 supplying a current to a load 12 and is provided with an overcurrent detection means 30 to generate a supply current suppression instruction 30a when the overload state of the drive means 16 is detected and a supply current 21 to the drive means 16 is controlled and the current flowing to the drive means 16 is suppressed upon the receipt of the supply current instruction 30a to execute the control of preventing the overload state of the drive means 16 by a control means 20.



## LEGAL STATUS

[Date of request for examination]

02.11.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than abandonment the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

09.10.2003

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(11)特許出願公開番号

特開平9-46200

(43)公開日 平成9年(1997)2月14日

(51)IntCl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 K 17/08		9184-5K	H 0 3 K 17/08	C
H 0 2 H 7/20			H 0 2 H 7/20	D

審査請求 未請求 請求項の数9 OL (全 9 頁)

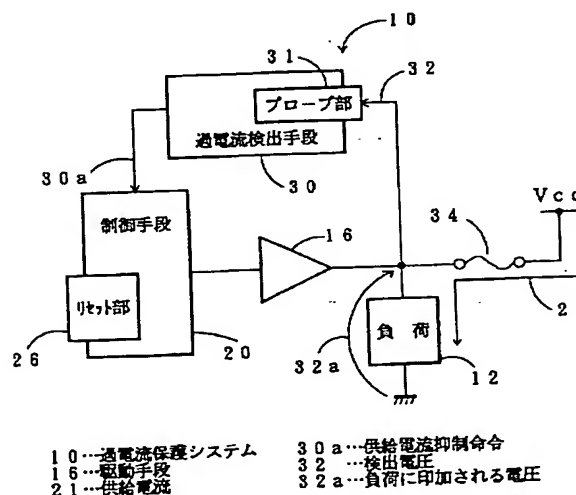
(21)出願番号	特願平7-196582	(71)出願人	000006895 矢崎総業株式会社 東京都港区三田1丁目4番28号
(22)出願日	平成7年(1995)8月1日	(72)発明者	大島 是孝 静岡県榛原郡榛原町布引原206-1 矢崎 部品株式会社内
		(74)代理人	弁理士 瀧野 秀雄 (外1名)

(54)【発明の名称】 過負荷保護システム

(57) 【要約】

【課題】 ヒューズや過負荷保護回路を内蔵した I P S を用いることなく M O S F E T 等の半導体スイッチの破壊を防ぐことができる過電流保護システムを提供すること。

【解決手段】 負荷 12 に電流を供給する駆動手段 16 の過負荷状態を防ぐための過電流保護システム 10 であって、駆動手段 16 の過負荷状態を検出したとき供給電流抑制命令 30 a を生成する過電流検出手段 30 と、駆動手段 16 への供給電流 21 を制御するとともに供給電流抑制命令 30 a を受けたときに駆動手段 16 に流れる電流を抑制して駆動手段 16 の過負荷状態を防ぐ制御を実行できる制御手段 20 と、を備えて成る。



## 【特許請求の範囲】

【請求項1】負荷に電流を供給する駆動手段の過負荷状態を防ぐための過負荷保護システムであって、前記駆動手段の過負荷状態を検出したとき、供給電流抑制命令を生成する過電流検出手段と、前記駆動手段への供給電流を制御するとともに、前記供給電流抑制命令を受けたときに当該駆動手段に流れる電流を抑制して、当該駆動手段の過負荷状態を防ぐ制御を実行できる制御手段と、

を備えて成ることを特徴とする過電流保護システム。 10

【請求項2】請求項1に記載の過電流検出手段は、負荷に印加される電圧と所定の基準電圧とを比較し、当該検出電圧が当該基準電圧を超えたとき、前記駆動手段の過負荷状態を検出したと判定して、前記供給電流抑制命令を生成する、

ことを特徴とする過電流保護システム。

【請求項3】請求項2に記載の過電流検出手段は、負荷に印加される電圧の実効値と所定の基準電圧の実効値とを比較し、当該検出電圧の実効値が当該基準電圧の実効値を超えたとき、前記駆動手段の過負荷状態を検出したと判定して、前記供給電流抑制命令を生成する、

ことを特徴とする過電流保護システム。 20

【請求項4】請求項1に記載の過電流検出手段は、負荷に直列に接続されたプローブ部を備えて成り、前記プローブ部に流れる前記供給電流によって当該プローブ部に印加される電圧に基づいて当該供給電流を検出し、当該検出した供給電流が基準電流を超えたとき、前記駆動手段の過負荷状態を検出したと判定して、前記供給電流抑制命令を生成する、

ことを特徴とする過電流保護システム。

【請求項5】請求項4に記載の過電流検出手段は、前記プローブ部に流れる前記供給電流によって当該プローブ部に印加される電圧に基づいて当該供給電流の実効値を検出し、当該検出した供給電流の実効値が基準電流の実効値を超えたとき、前記駆動手段の過負荷状態を検出したと判定して、前記供給電流抑制命令を生成する、

ことを特徴とする過電流保護システム。

【請求項6】請求項4または5に記載のプローブ部は、直流抵抗、交流抵抗のうち少なくとも一方を備えて成る、

ことを特徴とする過電流保護システム。

【請求項7】請求項1～6に記載の制御手段は、前記供給電流抑制命令を受けたときに、電流を遮断することによって当該駆動手段に流れる電流を抑制して、当該駆動手段の過負荷状態を防ぐ制御を実行する、

ことを特徴とする過電流保護システム。

【請求項8】請求項1～6に記載の制御手段は、前記供給電流抑制命令を受けたときに、所定の周期または所定のデューティファクターでパルス変調された電流のパルス列を印加することによって当該駆動手段に流れ

る電流を抑制して、当該駆動手段の過負荷状態を防ぐ制御を実行する、

ことを特徴とする過電流保護システム。

【請求項9】請求項1～8に記載の制御手段は、リセット部を備えて成り、前記リセット部が生成したリセット命令を受けたときに、前記過負荷状態を防ぐ制御を中止するとともに、前記駆動手段への供給電流の制御を再開する、

ことを特徴とする過電流保護システム。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、車両に搭載される電装部品に係る負荷に電流を供給する駆動手段の過負荷状態を防ぐための過負荷保護システムに関し、特に、小型、軽量、高速応答性、接続負荷の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチを用いた駆動手段におけるショート等の過負荷状態を防ぐための過負荷保護システムに関するものである。

## 【0002】

【従来の技術】従来この種の過負荷保護システム9においては、図5に示すように、MOSFET等の半導体スイッチ1を用いた駆動手段1を用いて負荷2に電流3を供給していた。

【0003】電源4と駆動手段(MOSFET等の半導体スイッチ)1との間には、駆動手段1の過負荷状態を防ぐためのヒューズ5が設けられていた。また、駆動手段1として、過負荷保護回路を内蔵したIP Sと呼ばれるパワーICを用い、内蔵された過負荷保護回路によって過負荷状態を回避しようという試みがなされていた。

## 【0004】

【発明が解決しようとする課題】しかし、従来の過負荷保護システム9では、駆動手段1の過負荷状態時に過電流が流れても、ヒューズ5の溶断には時間を要するため、MOSFET等の半導体スイッチ1の方が先に破壊されてしまうことがあるという問題点があった。

【0005】また、車両に搭載される多種多様な電装部品に係る負荷に対して、その各々に全てヒューズ3を設けることは、メンテナンスの煩雑さを引き起こすという問題点があった。さらに、駆動手段1として、過負荷保護回路を内蔵したIP Sと呼ばれるパワーICが用いられているが、過負荷保護回路によって保護される得る過負荷状態の種類や過電流遮断特性が特定されており、十分な過負荷保護対策が難しいという問題点があった。

【0006】本発明は、このような従来の問題点に着目してなされたもので、過電流検出手段が駆動手段の過負荷状態を検出したとき、制御手段が駆動手段に流れる電流を抑制して駆動手段の過負荷状態を防ぐ制御を実行することにより、ヒューズや過負荷保護回路を内蔵したIP Sを用いることなく、小型、軽量、高速応答性、接続負荷の多様性、および高信頼性を有し小型で軽量のMO

S F E T等の半導体スイッチの破壊を防ぐことができる過電流保護システムを提供することを目的とする。

#### 【0007】

【課題を解決するための手段】かかる目的を達成するための要旨とするところは、以下の各項に存する。

[1] 項 負荷(12)に電流を供給する駆動手段(16)の過負荷状態を防ぐための過電流保護システム(10)であって、前記駆動手段(16)の過負荷状態を検出したとき、供給電流抑制命令(30a)を生成する過電流検出手段(30)と、前記駆動手段(16)への供給電流(21)を制御するとともに、前記供給電流抑制命令(30a)を受けたときに当該駆動手段(16)に流れる電流を抑制して、当該駆動手段(16)の過負荷状態を防ぐ制御を実行できる制御手段(20)と、を備えて成ることを特徴とする過電流保護システム(10)。

#### 【0008】[2] 項

[1] 項に記載の過電流検出手段(30)は、負荷(12)に印加される電圧(32a)と所定の基準電圧(32b)とを比較し、当該検出電圧(32)が当該基準電圧(32b)を超えたとき、前記駆動手段(16)の過負荷状態を検出したと判定して、前記供給電流抑制命令(30a)を生成する、ことを特徴とする過電流保護システム(10)。

#### 【0009】[3] 項

[2] 項に記載の過電流検出手段(30)は、負荷(12)に印加される電圧(32a)の実効値と所定の基準電圧(32b)の実効値とを比較し、当該検出電圧(32)の実効値が当該基準電圧(32b)の実効値を超えたとき、前記駆動手段(16)の過負荷状態を検出したと判定して、前記供給電流抑制命令(30a)を生成する、ことを特徴とする過電流保護システム(10)。

#### 【0010】[4] 項

[1] 項に記載の過電流検出手段(30)は、負荷(12)に直列に接続されたプローブ部(31)を備えて成り、前記プローブ部(31)に流れる前記供給電流(21)によって当該プローブ部(31)に印加される電圧に基づいて当該供給電流(21)を検出し、当該検出した供給電流(21)が基準電流(32c)を超えたとき、前記駆動手段(16)の過負荷状態を検出したと判定して、前記供給電流抑制命令(30a)を生成する、ことを特徴とする過電流保護システム(10)。

#### 【0011】[5] 項

[4] 項に記載の過電流検出手段(30)は、前記プローブ部(31)に流れる前記供給電流(21)によって当該プローブ部(31)に印加される電圧に基づいて当該供給電流(21)の実効値を検出し、当該検出した供給電流(21)の実効値が基準電流(32c)の実効値を超えたとき、前記駆動手段(16)の過負荷状態を検出したと判定して、前記供給電流抑制命令(30a)を

生成する、ことを特徴とする過電流保護システム(10)。

#### 【0012】[6] 項

[4] 項または[5] 項に記載のプローブ部(31)は、直流抵抗(33a)、交流抵抗(33b)のうち少なくとも一方を備えて成る、ことを特徴とする過電流保護システム(10)。

#### 【0013】[7] 項

[1] 項～[6] 項に記載の制御手段(20)は、前記供給電流抑制命令を受けたときに、電流を遮断することによって当該駆動手段(16)に流れる電流を抑制して、当該駆動手段(16)の過負荷状態を防ぐ制御を実行する、ことを特徴とする過電流保護システム(10)。

#### 【0014】[8] 項

[1] 項～[6] 項に記載の制御手段(20)は、前記供給電流抑制命令を受けたときに、所定の周期(22)または所定のデューティファクター(23)でパルス変調された電流のパルス列(24)を印加することによって当該駆動手段(16)に流れる電流を抑制して、当該駆動手段(16)の過負荷状態を防ぐ制御を実行する、ことを特徴とする過電流保護システム(10)。

#### 【0015】[9] 項

[1] 項～[8] 項に記載の制御手段(20)は、リセット部(26)を備えて成り、前記リセット部(26)が生成したリセット命令(26a)を受けたときに、前記過負荷状態を防ぐ制御を中止するとともに、前記駆動手段(16)への供給電流(21)の制御を再開する、ことを特徴とする過電流保護システム(10)。

#### 【0016】

【発明の実施の形態】以下、図面に基づき本発明の実施の形態の構成を説明する。図1は本発明の過電流保護システム(10)の基本構成を示す機能ブロック図である。図2は本発明の実施の形態にかかる、過電流検出手段(30)を用いた過電流保護システム(10)の機能ブロック図である。図3は本発明の実施の形態にかかる、プローブ部を有する過電流検出手段(30)を用いた過電流保護システム(10)の機能ブロック図である。図4は本発明の実施の形態にかかる過電流保護システム(10)が実行する過負荷状態を防ぐ制御のタイム・シーケンス・ダイアグラムである。

【0017】本発明の実施の形態の過電流保護システム(10)は、負荷(12)に電流を供給する駆動手段(16)の過負荷状態を防ぐためのものであって、図1に示すように、過電流検出手段(30)と制御手段(20)とを備えて成る。次に、図面に基づき発明の駆動手段(16)の実施の形態の構成を説明する。

【0018】本発明の実施の形態においては、図2～図3に示すように、駆動手段(16)として、MOS F E T等の半導体スイッチを用いることができる。MOS F

ET (則ち、駆動手段) (16) を用いる場合、ドレイン (図中D) はヒューズ34を介して電源 (図示せず) に接続されている。さらにドレイン (D) は、図1～図3に示すように、過電流検出手段 (30) の入力端子に接続されている。ソース (図中S) は、負荷 (12) に電流を供給できるように、負荷 (12) の一端に接続されている。ゲート (図中G) は、制御手段 (20) からの供給電流 (21) を受け取れるように、制御手段 (20) の出力端子に接続されている。

【0019】負荷 (12) (本発明の実施の形態では、2端子素子として説明する) の一端は、図1～図3に示すように、MOSFET (則ち、駆動手段) (16) からの電流の供給を受けられるように、ソース (S) に接続されている。また、他端は接地されている。

【0020】ヒューズ34の一端は、図1～図3に示すように、前記電源と直列に接続されており、他端はMOSFET (則ち、駆動手段) (16) のドレイン (D) に接続されている。次に、図面に基づき発明の過電流検出手段 (30) の実施の形態の構成を説明する。

【0021】過電流検出手段 (30) の入力端子は、MOSFET (則ち、駆動手段) (16) の過負荷状態を検出したとき、供給電流抑制命令 (30a) を生成可能のように、負荷 (12) とMOSFET (則ち、駆動手段) (16) との間に接続されて成る。

【0022】図2に示す過電流検出手段 (30) は、負荷 (12) に印加される電圧 (32a) と所定の基準電圧 (32b) とを比較し、検出電圧 (32) が基準電圧 (32b) を超えたとき、駆動手段 (16) の過負荷状態を検出したと判定して、供給電流抑制命令 (30a) を生成可能のように、負荷 (12) とMOSFET (則ち、駆動手段) (16) との間に接続されて成る。

【0023】過電流検出手段 (30) における基準電圧 (32b) は、多様な負荷 (12) に対する過負荷状態の検出および保護が可能ないように、その電圧は可変にすることができる。具体的には、図2に示す過電流検出手段 (30) は、負荷 (12) に印加される電圧 (32a) の実効値と所定の基準電圧 (32b) の実効値とを比較し、検出電圧 (32) の実効値が基準電圧 (32b) の実効値を超えたとき、駆動手段 (16) の過負荷状態を検出したと判定して、供給電流抑制命令 (30a) を生成可能のように、負荷 (12) とMOSFET (則ち、駆動手段) (16) との間に接続されて成る。

【0024】なお、供給電流 (21) の実効値とは、Root Mean Square Value のことであって、1サイクル全体にわたる供給電流 (21) の2乗の平均を取り、更にその平方根を取ったものである。図3に示す過電流検出手段 (30) は、負荷 (12) に直列に接続されたプローブ部 (31) を備えて成り、プローブ部 (31) に流れる供給電流 (21) によってプローブ部 (31) に印加される電圧に基づいて供給電流

(21) を検出し、検出した供給電流 (21) が基準電流 (32c) を超えたとき、駆動手段 (16) の過負荷状態を検出したと判定して、供給電流抑制命令 (30a) を生成可能のように、負荷 (12) とMOSFET (則ち、駆動手段) (16) との間に接続されて成る。

【0025】具体的には、図3に示す過電流検出手段 (30) は、プローブ部 (31) に流れる供給電流 (21) によってプローブ部 (31) に印加される電圧に基づいて供給電流 (21) の実効値を検出し、検出した供給電流 (21) の実効値が基準電流 (32c) の実効値を超えたとき、駆動手段 (16) の過負荷状態を検出したと判定して、供給電流抑制命令 (30a) を生成可能のように、負荷 (12) とMOSFET (則ち、駆動手段) (16) との間に接続されて成る。

【0026】図3に示すプローブ部 (31) は、直流抵抗 (33a)、交流抵抗 (33b) のうち少なくとも一方を備えて成る。具体的にはプローブ部 (31) はインピーダンス素子であって、そのインピーダンス  $Z$  が、 $Z = r + j\omega R$  で表現できる素子である。ただし、ここで、直流抵抗 (33a)、 $R$  は直流抵抗 (33a) を意味する。 $j\omega R$  は交流抵抗 (33b) を意味し、例えば、コンデンサ素子 (静電容量  $C$ ) の場合は、 $1/(j\omega C)$  となる。

【0027】具体的には、図3に示すプローブ部 (31) は、プローブ部 (インピーダンス、 $Z = r + j\omega R$ ) (31) に流れる供給電流 (21) によってプローブ部 (31) に印加される電圧 (則ち、供給電流 (21)  $\times Z$ ) に基づいて供給電流 (21) の実効値を検出し、検出した供給電流 (21) の実効値が基準電流 (32c) の実効値を超えたとき、駆動手段 (16) の過負荷状態を検出したと判定して、供給電流抑制命令 (30a) を生成可能のように、負荷 (12) とMOSFET (則ち、駆動手段) (16) との間に接続されて成る。

【0028】なお、供給電流 (21) の実効値とは、Root Mean Square Value のことであって、1サイクル全体にわたる供給電流 (21) の2乗の平均を取り、更にその平方根を取ったものである。次に、図面に基づき発明の制御手段 (20) の実施の形態の構成を説明する。

【0029】制御手段 (20) は、駆動手段 (16) への供給電流 (21) を制御可能のように、MOSFET (則ち、駆動手段) (16) のゲート (G) に接続されて成る。さらに、供給電流抑制命令 (30a) を受けたときに駆動手段 (16) に流れる電流を抑制して、駆動手段 (16) の過負荷状態を防ぐ制御を実行可能のように、駆動手段 (16) の出力端子に接続されて成る。

【0030】また、本発明の実施の形態において、供給電流抑制命令 (30a) を受けたときに、電流を遮断 (則ち、オフ) することによって駆動手段 (16) に流れる電流を抑制して、駆動手段 (16) の過負荷状態を

防ぐ制御を実行可能なように、ゲート電圧制御型の制御手段(20)を用いることもできる。

【0031】また、本発明の実施の形態において、供給電流抑制命令(30a)を受けたとき(則ち、過負荷状態時)に、図4のタイム・シーケンス・ダイアグラムに示すように、所定の周期(22)または所定のデューティファクター(23)でパルス変調された電流のパルス列(24)を印加することによって駆動手段(16)に流れる電流を抑制(則ち、供給電流(21)の実効値を抑制)して、駆動手段(16)の過負荷状態を防ぐ制御を実行可能なように、パルス変調制御型の制御手段(20)を用いることもできる。

【0032】なお、所定の周期(22)とは図4のタイム・シーケンス・ダイアグラムにおける電流のパルスの印加周期Bのことであり、所定のデューティファクター(23)とは同図における電流のパルスの印加時間Aと電流のパルスの印加周期Bとの比、則ち、 $A/B$ のことである。

【0033】さらに、本発明の実施の形態の制御手段(20)は、リセット部(26)を備えて成る。本発明の実施の形態のリセット部(26)は、リセットスイッチと、リセットスイッチからリセット命令(26a)を受けたときに、そのリセット命令(26a)を保持するとともに保持したリセット命令(26a)を用いて過負荷状態を防ぐ制御の中止を促すフリップフロップとを備えて成る。

【0034】本発明の実施の形態の制御手段(20)は、通常状態(図4における通常状態時のタイム・シーケンス・ダイアグラム参照)において、リセット部(26)が生成したリセット命令(26a)を受けたときに過負荷状態を防ぐ制御を中止する(図4における通常状態への復帰時のタイム・シーケンス・ダイアグラム参照)とともに、駆動手段(16)への供給電流(21)の制御を再開することができるように、図2または図3に示すような負荷スイッチ(SW)と前記フリップフロップとのNORを取る論理回路をその要部として用いている。

【0035】以下、図面に基づき本発明の実施の形態の動作を説明する。本発明の実施の形態の過電流保護システム(10)は、負荷(12)に電流を供給する駆動手段(16)の過負荷状態を防ぐことができる。本発明の実施の形態の過電流保護システム(10)によれば、MOSFET等の半導体スイッチがヒューズ(34)よりも先に破壊されてしまうことを防ぐことができ、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみを用いた過負荷保護手段を実現することが可能となる。

【0036】また、過負荷保護用のヒューズ(34)や過負荷保護回路を内蔵したIPS等の過負荷保護手段に

代えて、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を実現することが可能となる。

【0037】つまり過負荷保護用のヒューズ(34)に代えて、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を用いることが可能となることにより、車両に搭載される多種多様な電装部品に係る負荷(12)に対して、その各々に全てヒューズ(34)を設ける必要がなくなり、ヒューズ(34)のメンテナンスの煩雑さを解消することができる。

【0038】さらに、過負荷保護回路を内蔵したIPSに代えて、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を用いることが可能となることにより、過負荷保護回路によって保護される得る過負荷状態の種類や過電流遮断特性が特定されなくなるので、十分な過負荷保護対策が可能となる。

【0039】次に、図面に基づき発明の駆動手段(16)の実施の形態の動作を説明する。本発明の実施の形態においては、図2～図3に示すように、駆動手段(16)として、MOSFET等の半導体スイッチを用いることができる。MOSFET(則ち、駆動手段(16))を用いる場合、供給電流(21)は、図2または図3に示すように、電源(図示せず)→ヒューズ34→ソース(図中S)→ドレイン(図中D)を通過して、負荷(12)に供給される。。

【0040】さらにソース(図中S)は、図1～図3に示すように、過電流検出手段(30)の入力端子に接続されており、ドレイン(D)は、負荷(12)に電流を供給できるように、負荷(12)の一端に接続されている。制御手段(20)の出力端子に接続されたゲート(図中G)の制御電圧(則ち、ゲート電圧)をコントロールすることによって、制御手段(20)からの制御信号によって、ソース(図中S)ードレイン(D)間を流れる供給電流(21)を、前記ゲート電圧制御、または前記パルス変調制御することができる。

【0041】本発明の実施の形態の駆動手段(16)によれば、MOSFET等の半導体スイッチがヒューズ(34)よりも先に破壊されてしまうことを防ぐことができ、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみを用いた過負荷保護手段を実現することが可能となる。

【0042】また、過負荷保護用のヒューズ(34)や過負荷保護回路を内蔵したIPS等の過負荷保護手段に代えて、小型、軽量、高速応答性、接続負荷(12)の

多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を実現することが可能となる。

【0043】つまり過負荷保護用のヒューズ(34)に代えて、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を用いることが可能となることにより、車両に搭載される多種多様な電装部品に係る負荷(12)に対して、その各々に全てヒューズ(34)を設ける必要がなくなり、ヒューズ(34)のメンテナンスの煩雑さを解消することができる。

【0044】さらに、過負荷保護回路を内蔵したIPSに代えて、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を用いることが可能となることにより、過負荷保護回路によって保護される得る過負荷状態の種類や過電流遮断特性が特定されなくなるので、十分な過負荷保護対策が可能となる。

【0045】次に、図面に基づき発明の過電流検出手段(30)の実施の形態の動作を説明する。過電流検出手段(30)は、MOSFET(則ち、駆動手段)(16)の過負荷状態を検出したとき、供給電流抑制命令(30a)を生成することができる。

【0046】図2に示す過電流検出手段(30)は、負荷(12)に印加される電圧(32a)と所定の基準電圧(32b)とを比較し、検出電圧(32)が基準電圧(32b)を超えたとき、駆動手段(16)の過負荷状態を検出したと判定して、供給電流抑制命令(30a)を生成することができる。

【0047】過電流検出手段(30)における基準電圧(32b)は、多様な負荷(12)に対する過負荷状態の検出および保護が可能となるように、その電圧は可変にすることができる。具体的には、図2に示す過電流検出手段(30)は、負荷(12)に印加される電圧(32a)の実効値と所定の基準電圧(32b)の実効値とを比較し、検出電圧(32)の実効値が基準電圧(32b)の実効値を超えたとき、駆動手段(16)の過負荷状態を検出したと判定して、供給電流抑制命令(30a)を生成することができる。

【0048】つまり、過電流検出手段(30)における基準電圧(32b)は可変にできるので、本発明の過電流保護システム(10)は、多様な負荷(12)に対する過負荷状態の検出および保護が可能となる。図3に示す過電流検出手段(30)は、負荷(12)に直列に接続されたプローブ部(31)を備えて成り、プローブ部(31)に流れる供給電流(21)によってプローブ部(31)に印加される電圧に基づいて供給電流(21)を検出し、検出した供給電流(21)が基準電流(32

c)を超えたとき、駆動手段(16)の過負荷状態を検出したと判定して、供給電流抑制命令(30a)を生成することができる。

【0049】図3に示すプローブ部(31)は、プローブ部(インピーダンス、 $Z=r+j\omega R$ )(31)に流れる供給電流(21)によってプローブ部(31)に印加される電圧(則ち、供給電流(21) $\times Z$ )に基づいて供給電流(21)の実効値を検出し、検出した供給電流(21)の実効値が基準電流(32c)の実効値を超えたとき、駆動手段(16)の過負荷状態を検出したと判定して、供給電流抑制命令(30a)を生成することができる。

【0050】本発明の実施の形態の過電流検出手段(30)によれば、MOSFET等の半導体スイッチがヒューズ(34)よりも先に破壊されてしまうことを防ぐことができ、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみを用いた過負荷保護手段を実現することが可能となる。

【0051】また、過負荷保護用のヒューズ(34)や過負荷保護回路を内蔵したIPS等の過負荷保護手段に代えて、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を実現することが可能となる。

【0052】つまり過負荷保護用のヒューズ(34)に代えて、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を用いることが可能となることにより、車両に搭載される多種多様な電装部品に係る負荷(12)に対して、その各々に全てヒューズ(34)を設ける必要がなくなり、ヒューズ(34)のメンテナンスの煩雑さを解消することができる。

【0053】さらに、過負荷保護回路を内蔵したIPSに代えて、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を用いることが可能となることにより、過負荷保護回路によって保護される得る過負荷状態の種類や過電流遮断特性が特定されなくなるので、十分な過負荷保護対策が可能となる。

【0054】次に、図面に基づき発明の制御手段(20)の実施の形態の動作を説明する。制御手段(20)は、MOSFET(則ち、駆動手段)(16)のゲート(G)電圧の前記ゲート電圧制御、または前記パルス変調制御を実行することによって、駆動手段(16)への供給電流(21)を制御することができる。

【0055】さらに制御手段(20)は、供給電流抑制命令(30a)を受けたときに駆動手段(16)に流れ



る電流を抑制して、駆動手段(16)の過負荷状態を防ぐ制御(図4のタイム・シーケンス・ダイアグラムにおける通常状態時→過負荷状態時を参照)を実行することができる。

【0056】また、本発明の実施の形態における制御手段(20)は、図4のタイム・シーケンス・ダイアグラムに示すように、通常状態時にオン電流(例えば、1A)を供給電流21とし、供給電流抑制命令(30a)を受けたとき(則ち、過負荷状態時)に、電流を遮断(則ち、オン電流(例えば、1A)→オフ電流(例えば、0A))することによって駆動手段(16)に流れる電流を抑制して、駆動手段(16)の過負荷状態を防ぐ制御(則ち、ゲート電圧制御)を実行し、またリセット命令(26a)を受けたとき(則ち、通常状態への復帰時)に、リセット命令(26a)を用いて過負荷状態を防ぐ制御の中止を促す通常状態への復帰の処理(則ち、オフ電流(例えば、0A)→オン電流(例えば、1A))を実行することができる。

【0057】また、本発明の実施の形態における制御手段(20)は、供給電流抑制命令(30a)を受けたとき(則ち、過負荷状態時)に、図4のタイム・シーケンス・ダイアグラムに示すように、所定の周期(22)または所定のデューティファクター(23)でパルス変調された電流のパルス列(24)を印加することによって駆動手段(16)に流れる電流を抑制(則ち、供給電流(21)の実効値を抑制)して、駆動手段(16)の過負荷状態を防ぐ制御(則ち、パルス変調制御)を実行することができる。

【0058】所定の周期(22)とは図4のタイム・シーケンス・ダイアグラムにおける電流のパルスの印加周期Bのことであり、所定のデューティファクター(23)は図4における電流のパルスの印加時間Aと電流のパルスの印加周期Bとの比、則ち、 $A/B$ によって決定することができる。

【0059】さらに、本発明の実施の形態の制御手段(20)に装置されたリセット部(26)は、図4のタイム・シーケンス・ダイアグラムに示すように、過負荷状態時に前記リセットスイッチが機動されて(例えば、押下されて)、前記リセットスイッチからのリセット命令(26a)を受けたときに、そのリセット命令(26a)を保持するとともに、その保持したリセット命令(26a)を用いて過負荷状態を防ぐ制御の中止を促す、則ち、通常状態への復帰の処理を実行することができる。

【0060】本発明の実施の形態の制御手段(20)は、通常状態(図4における通常状態時のタイム・シーケンス・ダイアグラム参照)において、リセット部(26)が生成したリセット命令(26a)を受けたときに過負荷状態を防ぐ制御を中止する(図4における通常状態への復帰時のタイム・シーケンス・ダイアグラム

参照)とともに、駆動手段(16)への供給電流(21)の制御を再開(則ち、通常状態を復帰)することができる。

【0061】本発明の実施の形態の制御手段(20)によれば、MOSFET等の半導体スイッチがヒューズ(34)よりも先に破壊されてしまうことを防ぐことができ、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみを用いた過負荷保護手段を実現することが可能となる。

【0062】また、過負荷保護用のヒューズ(34)や過負荷保護回路を内蔵したIPS等の過負荷保護手段に代えて、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を実現することが可能となる。

【0063】つまり過負荷保護用のヒューズ(34)に代えて、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を用いることが可能となることにより、車両に搭載される多種多様な電装部品に係る負荷(12)に対して、その各々に全てヒューズ(34)を設ける必要がなくなり、ヒューズ(34)のメンテナンスの煩雑さを解消することができる。

【0064】さらに、過負荷保護回路を内蔵したIPSに代えて、小型、軽量、高速応答性、接続負荷(12)の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を用いることが可能となることにより、過負荷保護回路によって保護される得る過負荷状態の種類や過電流遮断特性が特定されなくなるので、十分な過負荷保護対策が可能となる。

【0065】

【発明の効果】以上説明したように本発明の過電流保護システムによれば、電流検出手段が駆動手段の過負荷状態を検出したとき、制御手段が駆動手段に流れる電流を抑制して駆動手段の過負荷状態を防ぐ制御を実行することができるので、MOSFET等の半導体スイッチがヒューズよりも先に破壊されてしまうことを防ぐことができ、小型、軽量、高速応答性、接続負荷の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみを用いた過負荷保護手段を実現することが可能となる。

【0066】また、過電流検出手段における基準電圧は可変にできるので、本発明の過電流保護システムは、多様な負荷に対する過負荷状態の検出および保護が可能となる。つまり、過負荷保護用のヒューズや過負荷保護回路を内蔵したIPS等の過負荷保護手段に代えて、小型、軽量、高速応答性、接続負荷の多様性、および高信



信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を実現することが可能となる。

【0067】過負荷保護用のヒューズに代えて、小型、軽量、高速応答性、接続負荷の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を用いることが可能となることにより、車両に搭載される多種多様な電装部品に係る負荷に対して、その各々に全てヒューズを設ける必要がなくなり、ヒューズのメンテナンスの煩雑さを解消することができ。

【0068】過負荷保護回路を内蔵したIPSに代えて、小型、軽量、高速応答性、接続負荷の多様性、および高信頼性を有し小型で軽量のMOSFET等の半導体スイッチのみによる過負荷保護手段を用いることが可能となることにより、過負荷保護回路によって保護される得る過負荷状態の種類や過電流遮断特性が特定されなくなるので、十分な過負荷保護対策が可能となる。

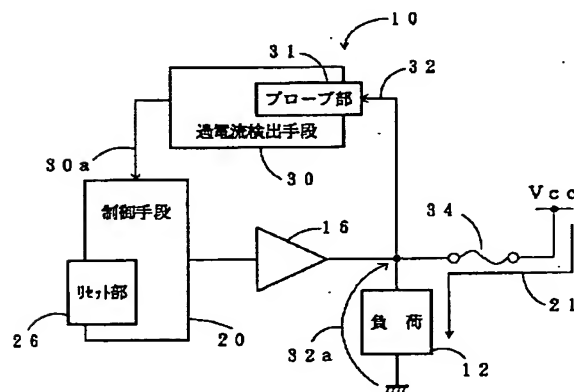
【図面の簡単な説明】

【図1】本発明の過電流保護システムの基本構成を示す機能ブロック図である。

【図2】本発明の実施の形態にかかる、過電流検出手段を用いた過電流保護システムの機能ブロック図である。

【図3】本発明の実施の形態にかかる、プローブ部を有する過電流検出手段を用いた過電流保護システムの機能\*

【図1】



10...過電流保護システム  
16...駆動手段  
21...供給電流  
30a...供給電流抑制命令  
32...検出電圧  
32a...負荷に印加される電圧

\* ブロック図である。

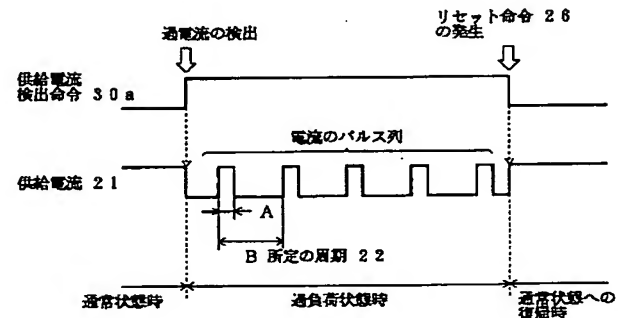
【図4】本発明の実施の形態にかかる過電流保護システムが実行する過負荷状態を防ぐ制御のタイム・シーケンス・ダイアグラムである。

【図5】従来の過電流保護システムを示す機能ブロック図である。

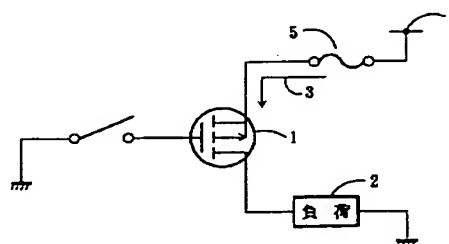
【符号の説明】

10 過電流保護システム  
12 負荷  
16 駆動手段  
20 制御手段  
21 供給電流  
22 所定の周期  
26 リセット部  
26a リセット命令  
30 過電流検出手段  
30a 供給電流抑制命令  
31 プローブ部  
32 検出電圧  
32a 負荷に印加される電圧  
32b 基準電圧  
32c 基準電流  
33a 直流抵抗  
33b 交流抵抗

【図4】



【図5】



[illegible]

Figure 1 is a block diagram of a control circuit for a power MOSFET. The circuit includes a reset section (リセット部) with a flip-flop (フリップフロップ) and a control section (制御手段) with an AND gate, an inverter, and a MOSFET (16). A load switch (負荷SW) is connected to the MOSFET's gate (G) and drain (D). The MOSFET's source (S) is connected to a load (12) and ground. A feedback loop (30) includes a feedback section (31) with a feedback signal (32) and a feedback control section (32a, 32b, 32c). The feedback signal (32) is fed back to the flip-flop's D input. The feedback control section (32a, 32b, 32c) is connected to the MOSFET's gate (G) and drain (D). The feedback signal (32) is also fed back to the flip-flop's D input. The feedback control section (32a, 32b, 32c) is connected to the MOSFET's gate (G) and drain (D). The feedback signal (32) is also fed back to the flip-flop's D input.

32a: 負荷に印加される電圧  
 32c: 基準電圧  
 33a: 負荷電圧  
 33b: 交差電圧